

		Tematică	Informații suplimentare
CTI	1	Algoritmica și Structuri de date	
	1.1	Tabele de dispersie deschise	Definiții, inserare, căutare, ștergere, funcții de dispersie
	1.2	Arbori binari	Arbori oarecare, BST, AVL, HEAP - definiții/proprietăți, parcurgere, căutare, inserare, ștergere, evaluarea complexității
	1.3	Grafuri	Definiții, reprezentare, traversare, problema drumului minim - Dijkstra
	1.4	Paradigmele Divide et Impera și Greedy	
	1.5	Paradigma Programării Dinamice	
	1.6	Paradigmele Backtracking și Branch-and-Bound	
	2	Programare și inginerie software	
	2.1	Variabile și funcții	Tipuri de date predefinite și definite de utilizator, domeniu de valabilitate și de vizibilitate, mecanisme de apelare a funcțiilor
	2.2	Pointeri și gestiunea memoriei	
	2.3	Operatori	Aritmetici, logici, incrementare/decrementare, operatori de lucru pe bit
	2.4	Diagrama de clase UML	
	2.5	Principiile de proiectare SOLID	
	2.6	Șabloane de proiectare	Factory Method, Builder, Decorator, Proxy, Observer, Command, Strategy, Template Method
	3	Elemente de baze de date relaționale	
	3.1	Modelul relațional	
	3.2	Algebra relațională și calculul relațional	
	3.3	Joinuri	
	4	Elemente de inteligență artificială	
	4.1	Rețele neuronale	Perceptronul cu un singur strat (proprietăți, regula de învățare a perceptronului), rețelele de tip perceptron multi-strat (proprietăți, funcții de activare, algoritmul backpropagation)
	4.2	Rețele bayesiene	Teorema lui Bayes, probabilități condiționate, calcularea probabilităților marginale, inferența prin enumerare
	5	Elemente de rețele de calculatoare	
	5.1	Elemente de nivel legătură de date	Comutare (switching), VLAN-uri, protocoalele Ethernet și ARP
	5.2	Protocoale și tehnologii de nivel rețea	Protocoalele IPv4/IPv6 (adresare, fragmentare, NAT), ICMP, rutarea în Internet (principii forwarding, tabele de rutare, arhitectură rutere, protocoalele BGP, RIP, OSPF)
	5.3	Protocoale și servicii de nivel transport	Adresare, UDP, TCP (handshake, QoS, control flux, control congestie)
	6	Elemente de proiectarea sistemelor digitale și arhitectura calculatoarelor	
	6.1	Arhitectura setului de instrucțiuni RISC-V	Registre, adresarea memoriei, instrucțiuni aritmetice și logice, de transfer cu memoria, de salt <i>Fără implementare de microprocesor</i>

	6.2	Memoria cache cu mapare directă	Descompunerea adresei în câmpurile tag, index și offset, asocierea dintre locațiile memoriei principale și locațiile memoriei cache
	6.3	Proiectarea Sistemelor Logice Combinationale	Decodoare, Multiplexoare, Demultiplexoare, Codificatoare
	6.4	Proiectarea Sistemelor Logice Secvențiale	Automate cu număr finit de stări implemenate cu bistabile
C	7	Elemente de descriere și testare a circuitelor digitale	
	7.1	Descrierea în limbajul Verilog la nivel comportamental a circuitelor logice combinaționale	Decodor, multiplexor, demultiplexor, sumator, ALU
	7.2	Descrierea în limbajul Verilog la nivel comportamental a automatelor finite	
	7.3	Testarea orientată pe defecte a circuitelor logice combinaționale	Modelul defectelor singulare de tip blocaj pe conexiuni
	7.4	Relația de independență, de concurență, de echivalență sau de dominanță între defecte	
	7.5	Reducerea listei de defecte ce trebuie analizate explicit fără afectarea eficienței testării (Fault collapsing)	
	7.6	Testarea structurilor logice combinaționale	Activarea defectelor; propagarea erorii produse de un defect - conceptul de derivată booleană; determinarea vectorilor de test pentru un defect specificat; determinarea defectelor detectate cu un anumit vector de test - simularea deductivă a defectelor
TI	8	Elemente de programare WEB	
	8.1	Protocolul HTTP	Model, resurse Web, metode, header-e, format cerere/răspuns
	8.2	Metode de identificare a resurselor	Scheme URI/URL
	8.3	Cookie-uri, Stare în aplicații Web, concepte HATEOAS	
	8.4	Manipularea Document Object Model (DOM)	Structură, noduri, evenimente și modificarea dinamică a paginilor web